

Integrator z resetom

Vežje na sliki 1 integrira vhodno napetost:

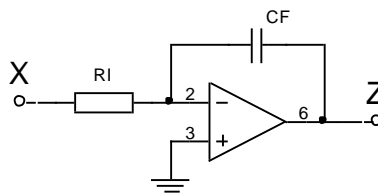
$$Z = -\frac{1}{R_I C_F} \int X dt$$

Če priklopimo na vhod X vezja majhno vhodno napetost (-100mV), izhodna napetost integratorja enakomerno narašča. Če smo začeli integracijo pri stanju izhodne napetosti $Z=0\text{V}$, doseže izhodna napetost Z napetost vrednosti $V_{CC} = 10\text{V}$ v približno eni desetinki sekunde ($\tau = R_I \times C_F = 10^6 \Omega \times 10^{-8} \text{F} = 10^{-2}\text{s}$).

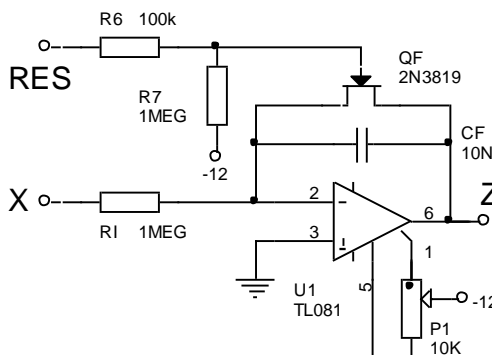
Da vrnemo izhodno napetost integratorja v izhodiščno stanje, je treba izprazniti kondenzator C ; na primer tako, da ga kratko sklenemo. Ena od možnosti je, da

uporabimo tranzistor z učinkom polja (kako čudno ime za field effect tranzistor FET) 2N3819 kot analogno stikalo (slika 2, Q_F). Ta tranzistor s tako imenovanim kanalom tipa n (n-channel) dobro prevaja tok med elektrodama DRAIN in SOURCE, ko je njegova krmilna elektroda GATE na potencialu zemlje. Upor kanala med elektrodama DRAIN in SOURCE je tedaj nekaj 100Ω . Ko je krmilna elektroda GATE povezana z negativno napajalno napetostjo (-12V), je upor kanala okoli $10^9\Omega$.

Ko je izhodna napetost operacijskega ojačevalnika v nasičenju (tik ob napajalni napetosti), integrator ne integrira več. Do nasičenja lahko pride zato, ker je integral vhodnega signala pač prevelik. Nasičenje pa lahko povzročijo tudi slabe lastnosti operacijskega ojačevalnika, kot so vhodni tok in ofsetna napetost. Te vzroke lahko delno omilimo z izbiro primernega operacijskega ojačevalnika in kompenziranjem vhodnih tokov in ofsetne napetosti.



Slika 1: Osnovno vezje integratorja

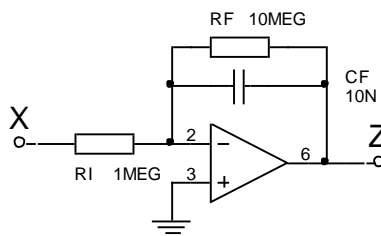


Slika 2: Integrator z resetom

Naloga: Najprej preskusi delovanje integratorja z ozemljenim vhodom. Pričakujemo, da bo izhodna napetost konstantna. Vendar izhodna napetost počasi leze navzgor ali navzdol. Skušaj naravnati čim bolj natančno nastavni potenciometer P_I , da to preprečiš. Potem preizkusi integracijo tako, da priključiš na vhod majhno pozitivno ali negativno napetost.

Nasičenju integratorja zaradi lezenja izhodne napetosti se je mogoče izogniti, če spojimo vzporedno integracijskemu kondenzatorju C velik upornik R_F , kot kaže slika 3. Tedaj je asimptotični odziv integratorja na majhno vhodno istosmerno

napetost X kar $Z = -\frac{R_F}{R_I} X$. Zato pričakujemo, da bo izhodna napetost integratorja ostala blizu 0V, če je vhod X ozemljen in je bil kondenzator sprva prazen.



Slika 3: Približni integrator z resetom

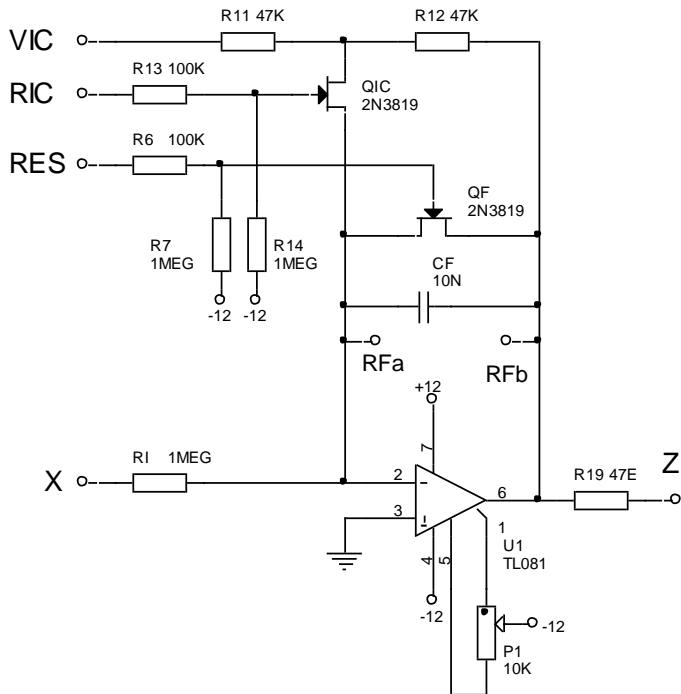
Za signale velikih frekvenc predstavlja kondenzator C bistveno manjšo upornost, kot jo ima dodani upornik R_F , zato teče večina toka v povratni vezavi skozi kondenzator in ta določa lastnosti vezja. Pri majhnih frekvencah vhodnega signala pa je nasprotno upornost kondenzatorja veliko večja od upornosti dodanega upornika in zato teče večina toka skozi upornik, vezje pa postane ojačevalnik po zgornji formuli. Vezje pravilno integrira vhodne signale tiste frekvence, pri kateri je upornost kondenzatorja C_F veliko manjša od upornosti upornika R_F , torej kadar velja zveza:

$$\omega RC \gg 1$$

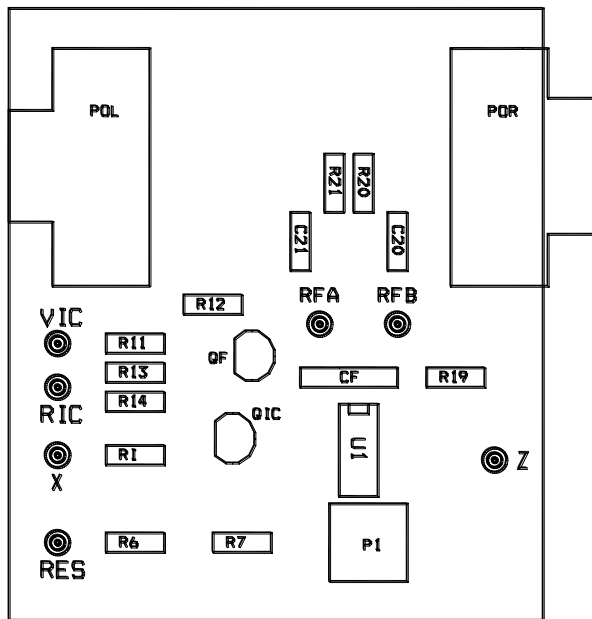
Kadar je $\omega RC \ll 1$, je vezje ojačevalnik z ojačevalnim faktorjem $-\frac{R_F}{R_I}$.

Naloga: Priključi na vhod pravokotno napetost in opazuj izhodni signal. Pričakujemo izhodno napetost trikotne oblike. Vendar pa poskus tega ne potrdi. Izhodna trikotna napetost je premaknjena bodisi navzgor, bodisi navzdol do napajalne napetosti operacijskega ojačevalnika in porezana zaradi nasičenja. To povzroči bodisi istosmerna komponenta, prisotna v vhodnem signalu ali pa nesposobnost integratorja, da drži 0V na izhodu. Integracija pa postane stabilna, če priključimo vzporedno kondenzatorju v povratni zanki še upornik, denimo 10MΩ. Določi minimalno frekvenco pravokotnega vhodnega signala X , za katerega je izhodni signal Z še dovolj podoben trikotnemu signalu. Kolikšna je takrat vrednost izraza $R_F \times C_F$?

Včasih želimo izhodno napetost integratorja ob začetku poskusa postaviti na izbrano vrednost, ki je različna od nič voltov. Takrat uporabimo modificirano vezje integratorja na sliki 4. Dodana sta dva upornika R_{I1} in R_{I2} ter stikalo Q_{IC} s FET tranzistorjem. Na vhod V_{IC} priključimo negativno napetost, na katero želimo spraviti integratorjev izhodni signal Z ter sklenemo stikalo Q_{IC} s pomočjo električnega signala V_{IC} . Zaradi majhnih vrednosti upornikov R_{I1} in R_{I2} je vezje sedaj ojačevalnik z ojačanjem -1 in po kratkem prehodnem pojavu se izhodna napetost integratorja spremeni v $-V_{IC}$, ki se ohrani tudi ko s pomočjo signala V_{IC} stikalo Q_{IC} razklenemo.



Slika 5: Shema poskusnega vezja integratorja



Slika 4: Razpored elementov na ploščici tiskanega vezja